

PAT-NO: **JP406163896A**

DOCUMENT-IDENTIFIER: **JP 06163896 A**

TITLE: **INSULATED-GATE SEMICONDUCTOR DEVICE AND ITS
MANUFACTURE**

PUBN-DATE: **June 10, 1994**

INVENTOR-INFORMATION:

NAME

**YAMAZAKI, SHUNPEI
CHIYOU, KOUYUU**

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SEMICONDUCTOR ENERGY LAB CO LTD	N/A

APPL-NO: **JP04102202**

APPL-DATE: **March 27, 1992**

INT-CL (IPC): **H01L029/784, G02F001/13 , G02F001/136**

US-CL-CURRENT: **257/411**

ABSTRACT:

PURPOSE: **To prevent the intrusion of mobile ions from the outside and, at the same time, to easily form contact holes to aluminum wiring by interposing a silicon nitride film between an aluminum gate electrode and gate insulating**

film.

CONSTITUTION: Semiconductor areas 104 and 105 and a gate insulating film 106 are formed. Then, after forming a silicon nitride film 107, aluminum electrodes 108 and 111 for forming gate electrodes are formed. The film 107 is maintained at an almost constant positive potential over the entire surface of a substrate 101 while anodic oxidation is performed on the electrodes 108-111. The film 107 not only prevents the intrusion of mobile ions into the channel areas 104 and 105 from the electrodes 108-111 and others, since the film 107 has an effect on blocking the mobile ions, but also prevents the application of an excessively high voltage across the gate electrodes 108-111 and semiconductor areas (channel areas) 104 and 105 below the electrodes 108-111, since the film 107 has good conductivity. Therefore, destruction of the gate insulating film 106 can be prevented.

COPYRIGHT: (C)1994,JPO&Japio

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-163896

(43)公開日 平成6年(1994)6月10日

(51)Int.Cl.⁶ 識別記号 斧内整理番号 F I 技術表示箇所
 H 01 L 29/784 1 0 1 9315-2K
 G 02 F 1/13 1/136 5 0 0 9018-2K
 9056-4M H 01 L 29/ 78 3 1 1 G

審査請求 未請求 請求項の数 3(全 6 頁)

(21)出願番号 特願平4-102202
(22)出願日 平成4年(1992)3月27日

(71)出願人 000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(72)発明者 山崎 舜平
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

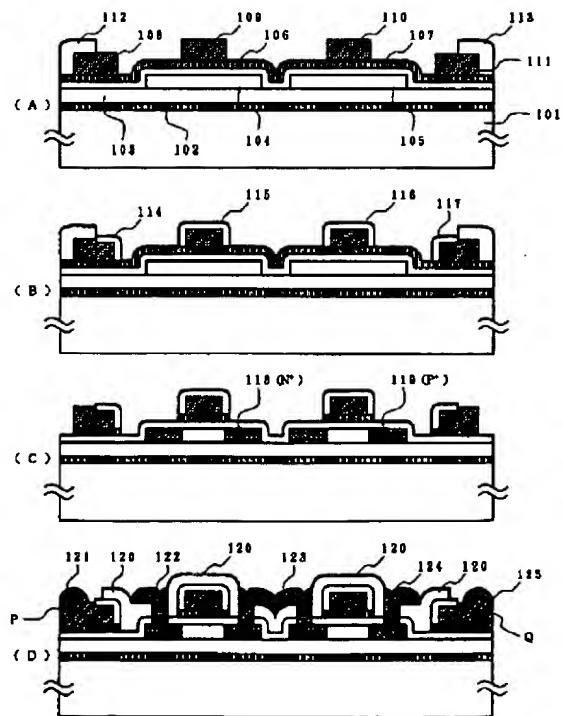
(72)発明者 張 宏勇
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(54) 【発明の名称】 絶縁ゲート型半導体装置とその作製方法

(57) 【要約】

【目的】アルミニウムゲートを有する薄膜絶縁ゲイト型電解効果トランジスタにおいて、チャネルへの可動イオンの侵入を防止することと、層間の配線の接続を容易にする方法を提供することを目的とする。

【構成】 ゲイト電極の表面が陽極酸化されたアルミニウムゲイトを有する薄膜絶縁ゲート型電解効果トランジスタにおいて、ゲイト電極とゲート絶縁膜の間に窒化珪素膜が挟まれた構造を有せしめることによって、チャネルへの可動イオンの侵入を防止し、さらに、陽極酸化の際に、特定の部分をクロム等の金属材料で覆って陽極酸化したのち、クロムのみを、その陽極酸化物とともに除去することによって、下地の金属アルミニウムの露出した部分を形成し、その部分に上部の配線を接続させる。



【特許請求の範囲】

【請求項1】 絶縁基板上に少なくとも半導体層、絶縁膜層およびアルミニウムからなるゲイト電極を有する絶縁ゲイト型電界効果トランジスタにおいて、絶縁膜層は、酸化珪素層と窒化珪素層とからなることを特徴とする絶縁ゲイト型半導体装置。

【請求項2】 絶縁基板上にアルミニウムからなる第1の導体層を形成する工程と、第1の導体層に密着して、アルミニウムとは異なる材料からなる第2の導体層を選択的に形成する工程と、前記第1の導体層および第2の導体層に電解溶液中で電流を通じて、第1の導体層の表面に酸化アルミニウムを主体とする第1の酸化物層を形成する工程と、前記第2の導体層を除去する工程と、第2の酸化物層を形成する工程と、前記第2の酸化物を選択的にエッチングして、第1の導体層に達するコンタクトホールを形成する工程と、第3の導体層を形成する工程とを有することを特徴とする絶縁ゲイト型半導体装置の作製方法。

【請求項3】 絶縁基板上に半導体領域を形成する形成する工程と、前記半導体領域上に、酸化珪素を主体とする第1の絶縁被膜を形成する工程と、前記第1の絶縁被膜上に窒化珪素主体とする第2の絶縁被膜を形成する工程と、前記第2の絶縁被膜上にアルミニウムを主体とする金属被膜を形成する工程と、前記金属被膜に、電解溶液中で電流を通じて、その表面に酸化アルミニウムを主体とする酸化物層を形成する工程とを有することを特徴とする絶縁ゲイト型半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、絶縁ゲイト型半導体装置、特に薄膜状の絶縁ゲイト型電界効果トランジスタ（TFT）の構造およびその作製方法に関するものである。

【0002】

【従来の技術】 近年、薄膜状絶縁ゲイト型電界効果トランジスタ（TFT）が盛んに研究されている。例えば、本発明人等の発明である特願平3-237100や同3-238713には、ゲイト電極として、アルミニウムを使用し、その周囲を陽極酸化法によって形成した酸化アルミニウムで覆い、ソース／ドレイン領域をレーザーアニールによって再結晶化せしめる作製方法およびTFTが記述されている。

【0003】 このようなTFTは、従来のシリコンゲイトTFTやタンタルやクロムのような高融点金属をゲイト電極としたTFTに比較して優れた特性を示した。しかしながら、その特性を再現性よく得ることは困難であった。

【0004】 原因の1つは、外部からのナトリウム等の可動イオンの侵入によるものであった。特にアルミニウムゲイト電極の形成（スパッタ法や電子ビーム蒸着法が

使用される）やその後の陽極酸化の際に、外部からナトリウムが侵入する危険があった。特にスパッタ法では、ナトリウムの汚染が大きかった。しかしながら、スパッタ法は電子ビーム蒸着法よりも量産性に優れた方法であるので、コスト削減のためにはぜひとも使用することが望まれた方法であった。

【0005】 ナトリウムは、リングガラス等によってプロッキングされ、また、ゲッタリングされることが知られていた。したがって、ゲイト絶縁膜をリングガラスで形成

10 することが一般にはおこなわれていた。しかしながら、リングガラスを上記の特許の目的とする低温で作製することは困難であった。また、リングガラスをこのような低温で作製しようとすれば、酸化珪素のゲイト絶縁膜に、例えばイオンドーピング法によって注入すると、ゲイト絶縁膜中に多くの欠陥が生じ、かえって、TFTの特性を劣化させてしまうことがあった。

【0006】 また、上記特許においては、ゲイト配線の周囲に酸化アルミニウムが形成される。これは、その上の配線層との絶縁性を高め、また、レーザーアニール処理時においては、ゲイト電極を保護するという役目を持つのであるが、これにコンタクトホールを形成することは極めて難しい。すなわち、酸化アルミニウムを量産性のよいウェットエッチング法でエッチングする場合には、エッチャントは、層間絶縁物として使用される酸化珪素をもエッチングし、しかも、酸化珪素の方がエッチング速度が大きいからである。このため、反応性イオンエッチング法のごとき、気相エッチング法を用いざるを得なかった。

【0007】 さらに、陽極酸化は100～300Vもの高電圧を必要とし、ゲイト絶縁膜の破壊が懸念される。すなわち、上記特許に示された技術範囲では、半導体被膜の上にゲイト絶縁膜が形成され、その上にゲイト電極が存在するのであるが、陽極酸化時には、正に帶電したゲイト電極と浮遊状態の半導体被膜の間に電圧が生じ、ゲイト電極上の陽極酸化膜が厚くなつて、ゲイト電極と電解溶液間の抵抗が大きくなるにつれ、ゲイト電極からゲイト絶縁膜、半導体被膜を介して電解溶液に流れる電流が増加する。そして、この電流のためにゲイト電極が破壊されてしまうことがある。

30 40 【0008】 【発明が解決しようとする課題】 本発明は、このような現状を鑑みてなされたものである。すなわち、本発明は外部からの可動イオンの侵入を防ぎ、また、陽極酸化膜で覆われたアルミニウム配線へのコンタクトの形成を容易にするTFTの構造、作製方法を提供するものである。さらに、ゲイト絶縁膜の破壊を防止して、信頼性を向上させることを課題とする。

【0009】

【問題を解決するための手段】 本発明の1つは、アルミニウムゲイト電極とゲイト絶縁膜の間に窒化珪素膜を介

在させるものである。窒化珪素の組成はシリコンを1としたとき、窒素の比率は1から4/3、より好ましくは1.2から4/3の間が望ましい。もちろん、窒素とシリコン以外に水素や酸素が添加されていてもよい。

【0010】この窒化珪素被膜は、ナトリウム等の可動イオンをブロッキングする効果があるので、ゲート電極その他からチャネル領域に可動イオンが侵入することを防止する効果を有するだけでなく、通常のゲート絶縁膜である酸化珪素に比べて、導電性がよいのでゲート電極と、その下の半導体領域（チャネル領域）との間に過剰な電圧がかからず、ゲート絶縁膜の破壊が防げるという特徴をも有する。

【0011】したがって、半導体領域とゲート絶縁膜を形成し、その後に、前記窒化珪素膜を形成し、かかる後にゲート電極を形成するためのアルミニウム電極を形成する。アルミニウム電極を陽極酸化している間には、この窒化珪素膜は、基板全面にわたって、一体として存在していると、基板全面にわたって、陽極電位がほぼ一定に保たれるので望ましい。

【0012】本発明の他の1つは、アルミニウムによって、のちにその表面が陽極酸化されるゲート電極とそれから延在する配線において、コンタクトを形成する必要がある部分に、アルミニウムとは異なる材料で出来た、陽極酸化に対してマスク作用を有する材料によって覆つておくことである。前記材料としては、クロム、金、チタン、シリコン、酸化インジウム、酸化チタン、酸化インジウムチタン、酸化亜鉛等が適している。

【0013】このような材料で覆われた部分においては、陽極酸化の際には、表面にはこれらの材料の酸化物が形成されるか、あるいは新たな酸化物は形成されないかのいずれかである。例えば、クロムやチタンの場合には前者であり、金、酸化チタン、酸化インジウム等は後者である。

【0014】陽極酸化の後に、これらの材料だけを選択的にエッチングしてやれば、ゲート配線の金属アルミニウムの表面が露出する。したがって、コンタクトホールを形成することが容易におこなえる。また、本発明は陽極酸化を行う上でも都合のよいものである。すなわち、陽極酸化においては、全てのゲート電極・配線が接続されて、正の電位に保たれる必要があった。しかしながら、実際に回路として使用される際には、全てのゲート電極・配線が、一体化していっては機能しないので、必要に応じて配線を切断し、再度、配線を接続する必要があった。この技術は典型的には、本発明人等の発明である特願平3-348130に記述される。

【0015】そのためには、(1)ゲート配線の形成、(2)陽極酸化後のゲート配線のバーニング、(3)ゲート配線の再接続、という3つのフォトリソグラフィーの工程が必要であった。しかも(3)の工程は、上述の通り、酸化アルミニウムのエッチングが困難であるこ

とから、コンタクトホールを形成することは容易ではなかった。

【0016】しかし、本発明を利用すれば、(1)ゲート配線の形成、(2)陽極酸化用の配線の形成、(3)ゲート配線の再接続、とやはり3つのフォトリソグラフィー工程でまかなえる。ここで、陽極酸化用の配線とは、各TFTのゲート電極に陽極酸化のための電流を供給する為だけの配線であり、これは、先の材料によって形成され、そのエッチングは選択的におこなえるので、

10 フォトリソグラフィー工程は不要である。しかも、この陽極酸化用の配線を除去した後には、ゲート配線の表面が露出しているので、その上にゲート配線を接続する為の配線を形成することも容易である。以下に実施例を示し、より詳細に本発明を説明する。

【0017】

【実施例】

【実施例1】図1には本実施例の作製工程断面図を示す。なお、本実施例の詳細な条件は、本発明人らの出願した特願平3-237100とほとんど同じであるの

20 で、特別には詳述しない。まず、基板101として日本電気硝子社製のN-0ガラスを使用した。このガラスは歪温度が高いけれども、リチウムが多く含まれ、また、ナトリウムもかなりの量が存在する。そこで、基板からのこれら可動イオンの侵入を阻止する目的で、プラズマCVD法もしくは減圧CVD法で窒化珪素膜102を厚さ10~50nmだけ形成する。さらに、下地の酸化珪素皮膜103を厚さ100~800nmだけ、スパッタ法によって形成した。その上にアモルファスシリコン被膜をプラズマCVD法によって20~100nmだけ形

30 成し、600°Cで12~72時間、窒素雰囲気中でアニールし、結晶化させた。さらに、これをフォトリソグラフィー法と反応性イオンエッチング(RIE)法によってバーニングして、図1(A)に示すように島状の半導体領域104(NチャネルTFT用)と105(PチャネルTFT用)とを形成した。

【0018】さらに、酸化珪素をターゲットとする酸素雰囲気中のスパッタ法によって、ゲート酸化膜106を厚さ50~200nmだけ堆積した。さらに、窒化珪素膜107をプラズマCVD法もしくは減圧CVD法に

40 よって、厚さ2~20nm、好ましくは8~11nmだけ堆積した。

【0019】次に、スパッタリング法もしくは電子ビーム蒸着法によってアルミニウム被膜を形成して、これを混酸(5%の硝酸を添加した磷酸溶液)によってバーニングし、ゲート電極・配線108~111を形成した。このようにして、TFTの外形を整えた。さらに、その上に、クロム膜をスパッタ法によって厚さ100~300nmだけ形成し、図1(A)のようにバーニングして、クロムの領域112と113を形成した。

50 【0020】さらに、電解溶液中でゲート電極・配線1

08~111に電流を通じ、陽極酸化法によって、酸化アルミニウム膜114~117を形成した。このときには、クロムで覆われた部分の表面には酸化アルミニウムは形成されなかった。陽極酸化の条件としては、本発明人等の発明である特願平3-237100に記述された方法を採用した。ここまでとの様子を図1(B)に示す。

【0021】次に、クロム領域112と113をエッチングし、さらに、反応性イオンエッティング法によってゲート電極・配線部の下に存在するもの以外の窒化珪素107を除去した。さらに、公知のイオン注入法によつて、半導体領域104にはN型の不純物を、半導体領域105にはP型の不純物を注入し、N型不純物領域(ソース、ドレイン)118とP型不純物領域119を形成した。この工程は公知のCMOS技術を使用した。

【0022】このようにして、図1(C)に示されるような構造が得られた。なお、当然のことながら、このようなイオン注入によって不純物の注入された部分の結晶性は著しく劣化し、実質的に非結晶状態(アモルファス状態、あるいはそれに近い多結晶状態)になっている。そこで、レーザーアニールによって結晶性を回復させた。この工程は、600~850°Cの熱アニールによつてもよい。レーザーアニールの条件は、例えば、特願平3-237100に記述されたものを使用した。

【0023】このようにして、素子の形状を整えた。その後は、通常のように、酸化珪素のスパッタ成膜によつて層間絶縁物120を形成し、公知のフォトリソグラフィー技術によって電極用孔を形成して、半導体領域あるいはゲート電極・配線の表面を露出させ、最後に、第2の金属被膜(アルミニウムあるいはクロム)を選択的に形成して、これを電極・配線121~125とした。ここで、第1の金属配線108、111は、第2の金属配線121、125とそれぞれ点P、Qでコンタクトする。

【0024】【実施例2】本発明人らの発明であり、平成4年2月25日出願の『薄膜状絶縁ゲート型半導体装置およびその作製方法』(出願人、株式会社半導体エネルギー研究所、整理番号P002042-01乃至P002044-03、以上3件)に記述される2層のチャネルを有するTFTに関して、本発明を適用した例を図2に示す。

【0025】すなわち、図2において、201はNチャネルTFT、202はPチャネルTFTであり、そのチャネル領域の第1の層208、210はいずれも実質的にアモルファスシリコンからなっている。その厚さは20~200nmであった。

【0026】また、207、209は実質的に多結晶もしくはセミアモルファス状態のシリコンで、その厚さは20~200nmである。さらに、204、206は酸化珪素からできたゲート絶縁膜であり、厚さは50~300nmである。そして、203、205は実施例1と

同じように形成された厚さ2~20nmの窒化珪素膜である。これらの構造については、上記の特許出願あるいは実施例1の記述に基づいて作製された。

【0027】【実施例3】本発明を利用して、陽極酸化とその後の配線をおこなう例を図3に示した。まず、基板301上に、実施例1のように島状の半導体領域302を複数形成し、ゲート絶縁膜、および必要によっては本発明の窒化珪素膜を形成した後、アルミニウムでゲート電極・配線303をパターニングした。(図3

10 (A))

【0028】次に、陽極酸化用の配線304をクロムによって形成し、ゲート電極・配線間を接続した。クロム膜の条件は実施例1と同じとした。(図3(B))

そして、実施例1と同じ条件で、クロム配線304を正電位に保つて陽極酸化をおこない、陽極酸化膜305をゲート電極・配線の表面に形成した。(図3(C))

次にクロム配線を実施例1と同じ条件で除去し、ゲート配線の表面306を露出せしめた。(図3(D))

【0029】不純物ドープ、層間絶縁物の形成、コンタクトホールの形成を実施例1と同様におこなった後、第2の金属配線307をアルミニウムによって形成した。このときには、ゲート配線と第2の金属配線307とは図の308においてコンタクトする。(図3(E))

【0030】

【発明の効果】以上のように、ゲート電極とゲート絶縁膜の間に窒化珪素膜を形成することによって、可動イオンの侵入を防止し、また、ゲート電極の陽極酸化時のゲート絶縁膜の破壊を防止することができた。

【0031】また、ゲート電極・配線に密着して、陽極酸化に対してマスクとなる導電性の被膜を選択的に設けて、陽極酸化をおこない、陽極酸化終了後にそれを除去することによって、陽極酸化後のゲート配線へのコンタクトの形成を容易にすることことができた。また、この技術を陽極酸化にうまく適用することによって、その後の配線接続工程を簡略化することができた。

【図面の簡単な説明】

【図1】本発明による半導体装置の作製工程図(断面)を示す。

【図2】従来例による半導体装置の構造例を示す。

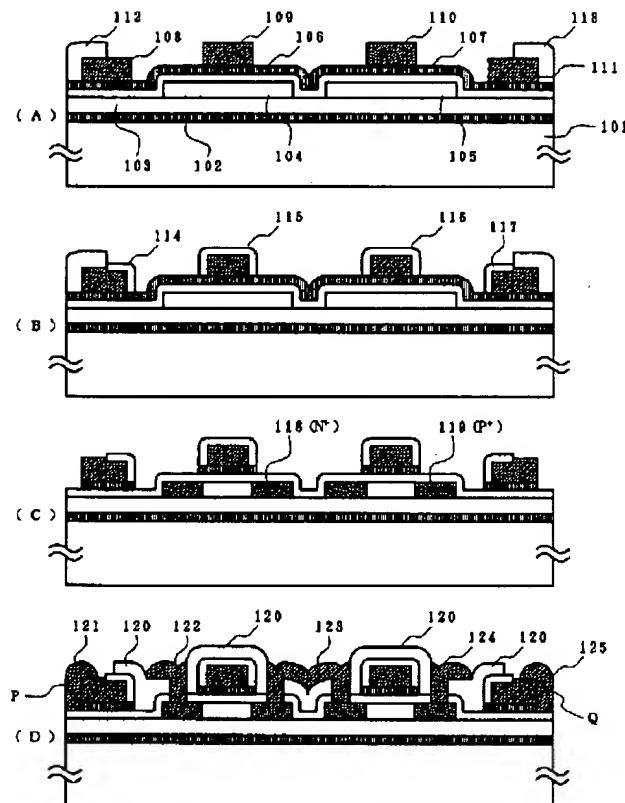
【図3】本発明による半導体装置の作製工程図(平面)を示す。

【符号の説明】

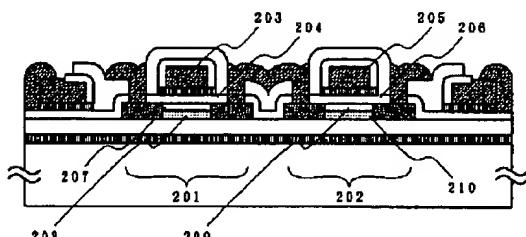
101	絶縁基板
102	ブロッキング層(窒化珪素)
103	ブロッキング層(酸化珪素)
104	半導体領域(NチャネルTFT用)
105	半導体領域(PチャネルTFT用)
50 106	ゲート絶縁膜

7		8	
107	塗化珪素膜	119	P型不純物領域
108~111	ゲート電極・配線(アルミニウム)	121~125	第2層金属配線(アルミニウム)
112、113	クロム配線	P、Q	ゲート電極・配線と第2層金属
114~117	陽極酸化物層		配線のコンタクト
118	N型不純物領域		

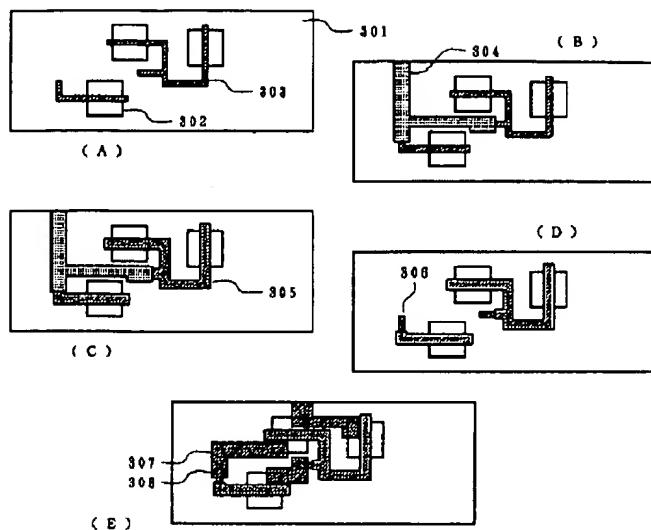
【図1】



【図2】



【図3】



【手続補正書】

【提出日】平成4年4月7日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正内容】

【0021】次に、クロム領域112と113を、例えば硝酸セリウムアンモニウム等のクロムのエッチャント

によってエッティングし、さらに、反応性イオンエッティング法によってゲート電極・配線部の下に存在するもの以外の塩化珪素107を除去した。さらに、公知のイオン注入法によって、半導体領域104にはN型の不純物を、半導体領域105にはP型の不純物を注入し、N型不純物領域（ソース、ドレイン）118とP型不純物領域119を形成した。この工程は公知のCMOS技術を使用した。